

PAT-NO: JP354112164A
DOCUMENT-IDENTIFIER: JP 54112164 A
TITLE: MANUFACTURE OF SEMICONDUCTOR DEVICE
PUBN-DATE: September 1, 1979

INVENTOR-INFORMATION:
NAME
IGUCHI, JUNJI

ASSIGNEE-INFORMATION:
NAME COUNTRY
NEC HOME ELECTRONICS LTD N/A

APPL-NO: JP53020171
APPL-DATE: February 22, 1978

INT-CL (IPC): H01L021/78
US-CL-CURRENT: 29/25.01

ABSTRACT:

PURPOSE: To simplify the breakaway of an element with the contact strength between the element and a thin plate weakened by sticking a semiconductor wafer with notch lines among many formed semiconductor elements to a flexible thin plate and by turning this thin plate supported on a support stand in a curved shape by a fixed angle.

CONSTITUTION: Semiconductor wafer 1 with several semiconductor elements 2 formed is provided with notch lines 4 and 5 and then stuck to flexible thin plate 3. Next, this thin plate 3 is held on spherical support stand 9 provided with ring-shaped concave grooves 10 at adequate positions and shifted fixed angle by fixed angle to cause wafer 1 to generate bending force, so that wafer 1 will be divided at notch lines 4 and 5. Next, thin plate 3 is pushed against the spherical surface of support stand 9 and fixed to concave grooves 10 by using wedges 11. In this way the contact strength of each element 2 to thin plate 3 is weakened and each element 2 is broken away by collet 12. Consequently, the automatic mounting of each element is simplified.

COPYRIGHT: (C)1979, JPO&Japio

⑨日本国特許庁(JP)

⑪特許出願公開

⑫公開特許公報 (A)

昭54—112164

⑤Int. Cl.²
H 01 L 21/78

識別記号 ⑥日本分類
99(5) A 04

庁内整理番号 ④公開 昭和54年(1979)9月1日
6123—5F

発明の数 1
審査請求 未請求

(全 3 頁)

⑬半導体装置の製造方法

大阪市北区梅田1丁目8番17号
新日本電気株式会社内

①特 願 昭53—20171

①出 願 人 新日本電気株式会社

②出 願 昭53(1978)2月22日

大阪市北区梅田一丁目8番17号

⑦発 明 者 井口順二

明 細 書

発明の名称

半導体装置の製造方法

特許請求の範囲

多数の半導体素子を形成し可撓性薄板に貼着された半導体ウエハに刻目線を刻設し、前記可撓性薄板を少なくとも一方向が曲面状の支持台上に支持し、この支持台を所定角度ずつ回転させて、半導体素子を可撓性薄板から剝離することを特徴とする半導体装置の製造方法。

発明の詳細な説明

本発明は半導体装置の製造方法に関する。

トランジスタ、サイリスタ、ダイオード等の半導体装置は、一般に次のようにして製造されている。まず第1図に示すように、一枚の半導体ウエハに多数の半導体素子2を形成し、この半導体ウエハをビニルシート等の可撓性薄板3に貼着

し、各半導体素子2、2間にダイヤモンド、レーザー光線あるいはダイシングソーによりX方向およびY方向の刻目線4、5を刻設する。次いで第2図に示すように、平坦な支持台6上にゴム板等の弾性板7を敷き、この弾性板7上に、前記可撓性薄板3上に貼着され刻目線4、5が刻設された半導体ウエハ1を、この半導体ウエハ1を下側に向けて載置し、可撓性薄板3の上から鋼製のローラ8を押圧しながら回転させて、半導体ウエハ1をまず刻目線4(または5)に沿って分割し、しかるのちローラ8をこれと90度の方向に押圧回転させて刻目線5(または4)に沿って分割している。このようにすれば、半導体ウエハ1から分割された半導体素子2が、半導体ウエハ1の状態時と同様に規則正しく配列されている。したがって、後の各半導体素子2をステム、リードフレーム等の放熱板(図示せず)にマウントする作業がやり易くなる。なお、この状態では、各半導体素子2が接触状態で並置されているので、コレット等により各半導体素子2を可撓性薄板3から剝離

する作業がやり難いので、必要に応じて前記可撓性薄板3を加熱して四方に引伸ばすことにより、各半導体素子2間に適当な間隔を持たせることも提案されている。ところが、このようにしても各半導体素子2の裏面全面が可撓性薄板3に貼着されているため、密着力が強く、各半導体素子2の剝離除去の際に、可撓性薄板3の周囲をリング体(図示せず)で固定しておき、かつ可撓性薄板3の裏面から棒状体(図示せず)で突き上げて、半導体素子2と可撓性薄板3の密着力を弱くすることも提案されている。このような方法は、一応所期の目的は達成できるが、煩雑であるという問題点を含む。

それゆえ、本発明の主たる目的は、各半導体素子と可撓性薄板の密着力が低減されるかつ各半導体素子の自動マウント化が容易な製造方法を提供することである。

本発明は要約すると、多数の半導体素子が形成され可撓性薄板に貼着された半導体ウエハに刻目線を刻設し、前記可撓性薄板を少なくとも一方向

3から剝離することができる。また、支持台10を図示矢符方向に所定角度ずつ、すなわち半導体素子2の1個分に相当する角度だけ間欠的に回転させながら、コレット12を上下動していけば、自動マウント化が行なえる。

なお、上記実施例において、半導体ウエハに撓屈力を作用せしめる場合、可撓性薄板3の周囲を把持固定しておいて、支持台9を上方に押し上げてよいし、これとは逆に支持台9を固定にしておいて、可撓性薄板3の周囲を把持して下方に押し下げてよい。また必要ならば、支持台9の球状表面に対応する球状凹面を有する補助部材(図示せず)により、半導体ウエハ1を押圧してもよい。

さらにもし、必要ならば、第2図に示す従来方法によつて半導体ウエハ1を刻目線4, 5に沿つて分割したのち、球面状の支持台9に装着してもよい。

あるいは、上記支持台9は球状表面を有する場合について説明したが、例えば一方向のみに曲面

が曲面状の支持台上に支持し、この支持台を所定角度ずつ回転させて、半導体素子を可撓性薄板から剝離することを特徴とする。

本発明の上述の目的およびその他の目的と特徴は、図面を参照して行なう以下の詳細な説明から一層明らかとなろう。

第3図は本発明の一実施例方法に用いる装置の概略縦断面図である。図において、1は第1図に示したように多数の半導体素子2が形成された半導体ウエハで、可撓性薄板3に貼着され、刻目線4, 5が形成されている。9は表面が球面状の支持台で、適当箇所にリング状の凹溝10が設けられている。このような構成において、半導体ウエハ1に撓屈力を作用せしめて、支持台9の球状表面に沿わせると、第4図に示すように、半導体ウエハ1は刻目線4, 5から分割されるので、可撓性薄板3の周囲を前記凹溝10と楔11とにより固定する。この状態では、各半導体素子2は可撓性薄板3に対して、平面对球面の接着であるため密着力が弱く、コレット12で容易に可撓性薄板

状の支持台を用いてもよい。この場合、半導体ウエハ1の分割は2回に分けて実施しなければならないが、支持台を所定角度だけ回転せしめるための機構が著しく簡単になるという利点がある。

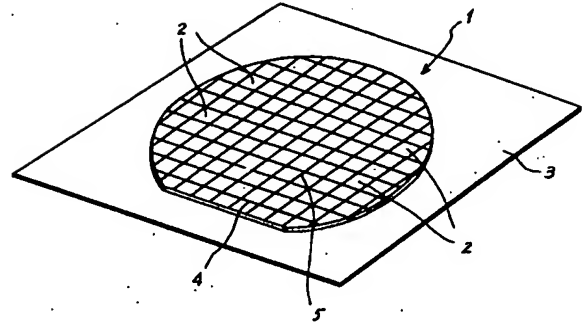
本発明は以上のように、多数の半導体素子を形成し可撓性薄板に貼着された半導体ウエハに刻目線を刻設し、前記可撓性薄板を球面状または柱面状等の少なくとも一方向が曲面状の支持台上に支持することにより半導体ウエハを前記刻目線から分割するか、ないしは可撓性薄板に貼着され刻目線を刻設された半導体ウエハをあらかじめ前記刻目線に沿つて分割したのちに、可撓性薄板を球面状または柱面状等の少なくとも一方向が曲面状の支持台上に支持し、この支持台を所定角度ずつ回転させて、半導体素子を可撓性薄板から剝離するものであるから、半導体素子と可撓性薄板の密着力が弱く、半導体素子の剝離が容易に行なえるのみならず、半導体素子の放熱板へのマウント作業が自動化できるという効果を奏する。

図面の簡単な説明

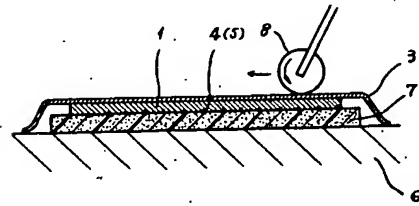
第1図は可撓性薄板に貼着された半導体ウエハの斜視図、第2図は半導体ウエハの分割方法例を説明するための縦断面図、第3図および第4図は本発明の一実施例方法を説明するための縦断面図である。

- 1 半導体ウエハ、 2 半導体素子、
3 可撓性薄板、 4, 5 刻目線、
9 支持台。

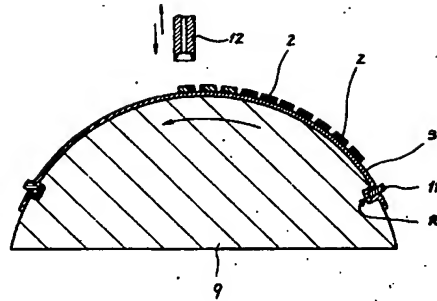
第1図



第2図



第4図



第3図

